

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-027956

(43)Date of publication of application : 28.01.1997

(51)Int.Cl.

H04N 7/32

(21)Application number : 07-173829

(71)Applicant : SONY CORP

(22)Date of filing : 11.07.1995

(72)Inventor : YAMANAKA YASUHIRO

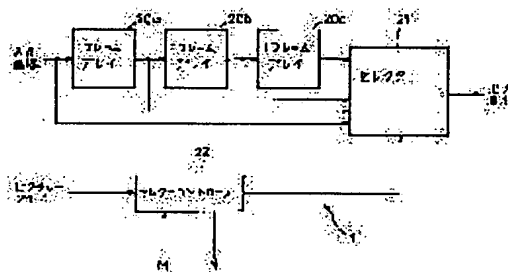
(54) IMAGE SIGNAL CODING METHOD AND IMAGE SIGNAL CODER

(57)Abstract:

PROBLEM TO BE SOLVED: To allow the coder to have provision for flexible GOP configuration such as variable M, switching of N and reset of GOP by selecting an N value for each GOP (picture group).

SOLUTION: Let Mmax be 3, then image signals delayed by 1, 2 and a frames respectively and a 0 frame delay signal are given to a selector 21 via 1-frame delay circuits 20a, 20b, 20c. A selector controller 22 selects any of the signals, based on a selector signal. A picture type data string is fed to the selector controller 22.

Then, the selector 21 is controlled so as to select an image signal delayed by Mmax=3-frames for a B picture at all times and by (Mmax-Bnum-1) frames for I or P pictures. That is, the M value and the N value being parameters of GOP configuration are changed dynamically. Thus, the image quality is improved with a high efficiency.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-27956

(43)公開日 平成9年(1997)1月28日

(51)Int.Cl.⁸

H 0 4 N 7/32

識別記号

庁内整理番号

F I

H 0 4 N 7/137

技術表示箇所

Z

審査請求 未請求 請求項の数3 O L (全 7 頁)

(21)出願番号

特願平7-173829

(22)出願日

平成7年(1995)7月11日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 山中 泰博

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

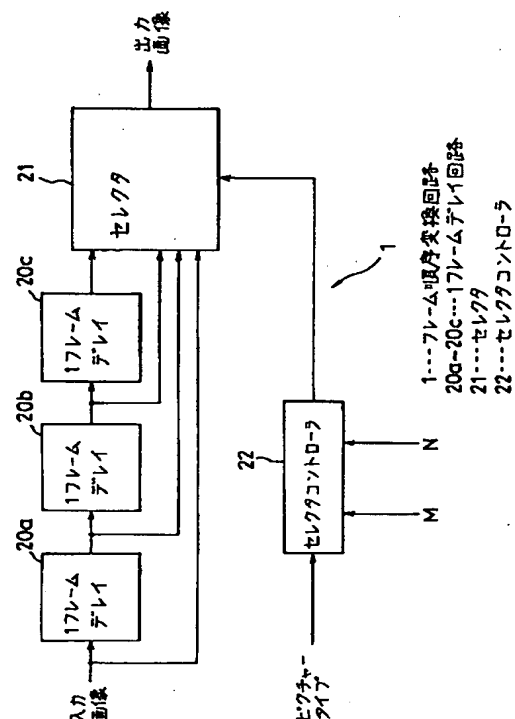
(74)代理人 弁理士 志賀 富士弥 (外1名)

(54)【発明の名称】 画像信号符号化方法及び画像信号符号化装置

(57)【要約】

【課題】 フレキシブルなGOP構成に対応する。

【解決手段】 Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値をMmax、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数をBnumとすると、Mmax枚の1フレームデレイ回路20a~20cを直列に接続したデレイ手段と、各1フレームデレイ回路20a~20cの各出力画像信号とデレイしない画像信号のいずれかを選択するセクタ21と、Bピクチャーは常にMmaxフレーム、Iピクチャー若しくはPピクチャーは(Mmax-Bnum-1)フレームだけそれぞれ遅延させるようセクタ21を制御するセクタコントローラ22とを備える。



【特許請求の範囲】

【請求項1】 利用する相関関係の特徴によりIピクチャー、Pピクチャー、Bピクチャーの3種に分類し、この3種のピクチャータイプを順次発生させて画像信号のフレーム毎に割り当て、この各フレームの画像信号を割り当てたピクチャータイプに基づく予測に従って符号化する画像信号符号化方法において、

Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値をMmax、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数をBnumとすると、

各ピクチャーのフレームを、Bピクチャーは常にMmaxフレーム、Iピクチャー若しくはPピクチャーは(Mmax-Bnum-1)フレームだけそれぞれ遅延させたことを特徴とする画像信号符号化方法。

【請求項2】 利用する相関関係の特徴によりIピクチャー、Pピクチャー、Bピクチャーの3種に分類し、この3種のピクチャータイプを順次発生させて画像信号のフレーム毎に割り当て、この各フレームの画像信号を割り当てたピクチャータイプに基づく予測に従って符号化する画像信号符号化装置において、

Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値をMmax、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数をBnumとすると、

各ピクチャーのフレームを、Bピクチャーは常にMmaxフレーム、Iピクチャー若しくはPピクチャーは(Mmax-Bnum-1)フレームだけそれぞれ遅延させるフレーム順序変換回路を備えたことを特徴とする画像信号符号化装置。

【請求項3】 前記フレーム順序変換回路は、Mmax枚の1フレームデレイ回路を直列に接続したデレイ手段と、

前記各1フレームデレイ回路より出力される各画像信号と全ての前記1フレームデレイ回路を通らない画像データのいずれか一つを選択するセレクトと、

このセレクトをピクチャータイプに基づき制御するセレクトコントローラと、

を有することを特徴とする請求項2に記載の画像信号符号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像信号の各フレームにピクチャータイプを割り当て、このピクチャータイプに基づき符号化を行う画像信号符号化方法及び画像信号符号化装置に関する。

【0002】

【従来の技術】従来より、画像信号の各フレームにIピ

クチャー、Pピクチャー、Bピクチャーの3種のピクチャータイプをそれぞれ割り当て、このピクチャータイプに基づきフレーム間予測符号化を主体として符号化する方法が提案されている。このピクチャータイプの割り当ては、従来では一定の順序に沿ったシーケンスデータを繰り返し割り当てるもので、シーケンスデータの周期毎に単一のピクチャーグループ（以下、「GOP」という。）が構成される。この各GOPは他のGOPに依存することなく独立にデコード可能であり、あるGOPでデータ破綻が生じても他のGOPにはデータ破綻による悪影響が及ぼさないものである。そして、このような符号化を行う前には割り当てたピクチャータイプに基づき画像データのフレーム順序を入れ替える必要があり、図5には従来のフレーム順序変換回路30の構成が示されている。

【0003】図5において、フレーム順序変換回路30は3フレームデレイ回路31とセレクト32を有する。画像信号は3フレームデレイ回路31を経てセレクト32に供給されていると共に画像信号は何ら回路を経ることない経路でもセレクト32に供給されている。セレクト32は入力されるピクチャータイプがBピクチャーの場合には3フレームデレイ回路31の出力を選択し、ピクチャータイプがIピクチャー若しくはPピクチャーの場合には遅延されない画像信号を選択して出力する。従って、フレーム順序変換回路30からは図6(a)、(b)に示す如くフレーム順序の変換した画像信号が出力される。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来のフレーム順序変換回路30によれば、GOP構成として固定的(M=3, N=12)なものしか処理できない。即ち、Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでのピクチャー数をMとし、GOPの1周期のピクチャー数をNとすると、GOP構成のパラメータとしてMとNがあり、従来ではM値、N値を固定しなければならなかったが、この場合には以下のような不都合があった。

【0005】(1)ヨーロッパなどのPAL圏では1秒間に伝送する枚数は25フレームである。番組制作者や広告制作者等の立場からは編集の際1秒間のGOP数は整数であることが望まれている。そこでN値をGOP毎に12、13と切り替えていくことが要求されるが、従来はN値を切り替えることができなかった。

【0006】(2)スポーツなどの動きの早い番組やシーンでは予測精度を上げるためM値を小さくし、ニュースなど動きの少ないものに対しては逆にM値を大きくして圧縮率を高めたが、従来はこのようなことができなかった。

【0007】(3)あるフレームから突然シーンが変わったときそのフレームをIピクチャーにすると予測精度

が向上する。しかし、これは突然Iピクチャーを挿入するわけで、この場合M、Nの値は変化してしまう。

【0008】(4)図6(a)のようにBピクチャーからエンコードする場合は問題ないが、図6(b)のようにIピクチャーからエンコードを始めたいといった場合は適応できない。

【0009】蓄積メディアにエンコードデータを記録する場合には固定GOPは向いていない。

【0010】そこで、本発明は、M可変、N切換、GOPのリセット等のフレキシブルなGOP構成にも対応できる画像信号符号化方法及び画像信号符号化装置を提供することを課題とする。

【0011】

【課題を解決するための手段】上記課題を達成するための本発明の構成は、利用する相関関係の特徴によりIピクチャー、Pピクチャー、Bピクチャーの3種に分類し、この3種のピクチャータイプを順次発生させて画像信号のフレーム毎に割り当て、この各フレームの画像信号を割り当てたピクチャータイプに基づく予測に従って符号化する画像信号符号化方法／装置において、Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値を M_{max} 、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数を B_{num} とすると、各ピクチャーのフレームを、Bピクチャーは常に M_{max} フレーム、Iピクチャー若しくはPピクチャーは $(M_{max} - B_{num} - 1)$ フレームだけそれぞれ遅延させたものである。

【0012】従って、ピクチャータイプがBピクチャーならば M_{max} フレーム後に出力され、Iピクチャー若しくはPピクチャーならば $(M_{max} - B_{num} - 1)$ フレーム後に出力されるもので B_{num} の数に応じてレイ量が適宜可変される。

【0013】

【発明の実施の形態】以下、本発明の実施の形態を図面を用いて説明する。

【0014】図1から図4には実施の形態の一例が示され、この例ではデジタル化した画像信号のフレーム間の相関利用を前提とし、DCT及び動き補償予測の組み合わせによる符号化と、さらに可変長符号化(VLC)とを用いて情報量圧縮を図る。

【0015】図4にはフレームのピクチャータイプとその予測の相関関係を示す図が示されている。図4において、相関関係の特徴において各フレームにはピクチャータイプが付与される。このピクチャータイプにはIピクチャー、Pピクチャー、Bピクチャーの3種が存在する。Iピクチャーは他フレームからの予測はせずに同一フレーム内の画像信号のみを用いてDCTを行う。これをイントラ符号化と称する。Pピクチャーは直前のIピクチャー又はPピクチャーからの予測(前向き予測と称

する。)が可能なフレームである。Bピクチャーは、直前直後の両方のIピクチャー又はPピクチャーからの予測が可能である。よって前向き予測の他に、後ろのフレームからの予測(後ろ向き予測と称する。)、前後両方のフレームからの予測(両方向予測と称する。)が可能である。

【0016】また、この実施の形態例で使用するフレキシブルGOPの構成は、図3(a)に示す如く、ピクチャータイプがB、B、I、P、B、B、P、P、B、B、P、B、Pである。Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値を M_{max} 、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数を B_{num} とすると、 $M_{max} = 3$ 、 $B_{num} = 0, 1, 2$ である。

【0017】図2には画像信号符号化装置の要部回路ブロック図が示されている。図2において、フレーム順序変換回路1にはデジタルの画像信号が入力されていると共に図示しないピクチャータイプ生成部からのピクチャータイプが供給されている。フレーム順序変換回路1は所定の規則に従って画像信号のフレーム順序を変換して出力する。フレーム順序変換回路1の構成は下記に詳述する。

【0018】フレーム順序の変換がなされた画像信号は、減算器2に供給され、減算器2は画像信号を下記する予測値で減算する。減算器2の出力は2次元の実画像データ又は予測誤差データであり、このデータがDCT符号化回路3に供給される。DCT符号化回路3は上記データをブロック単位(例えば 8×8 画素)で周波数領域のDCT係数に変換する。ここで、画素は一般に低周波成分の大きな信号であるため、DCT係数の分布には一般に偏りがある。

【0019】DCT符号化回路3の出力は量子化器4に供給され、量子化器4は図示しないDSP(デジタルシグナルプロセス)回路からの制御データに基づき量子化する。この量子化された信号は可変長符号化回路5に供給され、可変長符号化回路5は図示しないDSP回路からの制御データに基づき可変長符号化する。ここで、可変長符号化は、DCT係数の偏りを利用して出現確立の高い事象に対して短い符号を、出現確率の低い事象に対して長い符号を割り当て、最終的に効率の良い符号化を実現する。可変長符号化回路5で符号化された画像信号は、送信バッファ6を経てビットストリームとして出力される。

【0020】また、量子化器4の出力は、逆量子化器7及び逆DCT回路8の順に供給され、さらに、この出力と下記する予測値とが加算器9で加算されて符号化された元の画像信号に戻される。この復号画像信号はフレームメモリ10にストアされる。

【0021】一方、フレーム順序変換回路1の出力画像信号は、フレームメモリ11及び動きベクトル検出回路12にもそれぞれ供給されている。フレームメモリ11はIピクチャー及びPピクチャーの画像信号を一時的に順次ストアし、このストアした画像信号を動きベクトル検出回路12に出力する。フレームメモリ11は固定GOPでもフレキシブルGOPでも2フレーム分の記憶容量を有すれば良い。動きベクトル検出回路12はブロック単位(例えば 8×8 画素)で画像信号の動きを検出し、ブロック単位の動きベクトルを動き補償回路13に出力する。動き補償回路13はフレームメモリ10より画像信号を読み出し、動きベクトル等に基づき予測値を生成する。尚、イントラ符号化の場合には予測値をゼロとする。従って、この場合には減算器2の出力は実画像データとなり、それ以外では予測誤差データとなる。

【0022】図1には上記フレーム順序変換回路1の回路ブロック図が示されている。図1において、 $M_{max} = 3$ であるため、3つの1フレームデレイ回路20a~20cを直列に接続し、この各1フレームデレイ回路20a~20cの出力がセクタ21にそれぞれ供給されている。このセクタ21には全ての1フレームデレイ回路20a~20cを経ない画像信号も供給され、セクタ21には0フレーム遅延、1フレーム遅延、2フレーム遅延、3フレーム遅延の画像信号が入力されている。セクタ21はこれらの入力画像信号のいずれか一つをセクタコントローラ22のセクタ信号に基づいて選択する。

【0023】セクタコントローラ22にはピクチャータイプのデータ列が供給され、セクタコントローラ22はBピクチャーでは常に $M_{max} = 3$ フレーム、Iピクチャー若しくはPピクチャーでは $(M_{max} - B_{num} - 1)$ フレームだけ遅延した画像信号が選択されるようセクタ21を制御する。

【0024】図3(a)において、B0, B1, I2, B3, P4, ... (数字は原画像のフレーム順序)の入力画像に対しては、先ずB0, B1はBピクチャーなので3フレーム遅延して出力され、I2は直前にBピクチャーが2フレームあるので0フレームデレイさせて出力される。以後、同様にB3は3フレーム、P4は1フレーム、B5, B6は3フレーム、P7は0フレームとデレイさせて出力される。

【0025】図3(b)には先頭フレームをIピクチャーにした場合が示されている。このときI2は直前にBピクチャーがないので、2フレームデレイされることになる。それ以後は図3(a)と同様になる。則ち、従来の構成では図6(b)に示す如くIピクチャーからエンコードできなかったが、本発明の形態例ではIピクチャーからエンコードする場合にも適し、蓄積メディアにエンコードデータを記録する場合に有効である。即ち、フレーム単位でピクチャータイプが任意に設定された場合

に適用でき、GOP毎にN値を替えても対応でき、又、シーンチェンジを検出してそのフレームにIピクチャーと割り当てるときにも対応できる。

【0026】上記形態例では、Iピクチャー、Bピクチャー、Pピクチャーの出現パターンを一定にして使用する場合に限らず、フレーム単位でピクチャータイプを任意に設定したい場合にも適用できる。尚、固定GOPの場合には、図2においてM値、N値をスイッチで設定する等の外部入力で使用しても良い。

【0027】また、上記形態例では、 M_{max} 枚の1フレームデレイ回路(例えばフレームメモリ)を用意すれば良いので、固定GOPにしか対応できなかった従来の回路と比較して、略同様の回路規模(特にメモリ容量)に抑えることができる。

【0028】

【発明の効果】以上述べたように本発明によれば、Iピクチャー若しくはPピクチャーから次のIピクチャー若しくはPピクチャーまでの枚数をMとし、このMの最大値を M_{max} 、Iピクチャー若しくはPピクチャーの直前の連続したBピクチャーの枚数を B_{num} とすると、各ピクチャーのフレームを、Bピクチャーは常に M_{max} フレーム、Iピクチャー若しくはPピクチャーは $(M_{max} - B_{num} - 1)$ フレームだけそれぞれ遅延させたので、フレキシブルなGOP構成にも対応できるという効果がある。即ち、GOP構成のパラメータであるM値、N値を動的に変化させることが可能なため、例えばPAL圏ではN値を12, 13と交互に変化させ1秒間のGOP数をちょうど2つ(整数)にすることができ、又、プログラムの内容により動きの速いスポーツ等ではM値を小さくしたり動きの少ないニュース番組等ではM値を大きくしたりといったように効率の良い画質改善ができ、さらに、シーンチェンジを検出してそのフレームにIピクチャーを割り当てることにより予測精度を向上させることができる。

【0029】また、フレーム順序変換回路を、 M_{max} 枚の1フレームデレイ回路を直列に接続したデレイ手段と、前記各1フレームデレイ回路より出力される各画像信号と全ての前記1フレームデレイ回路を通らない画像データのいずれか一つを選択するセクタと、このセクタをピクチャータイプに基づき制御するセクタコントローラと、から構成したもので、従来の固定GOP構成のハードウェアと比較してほとんど回路規模を変えずにフレキシブルGOP構成に対応できるという効果がある。

【図面の簡単な説明】

【図1】フレーム順序変換回路の回路ブロック図(実施の形態)。

【図2】画像信号符号化装置の要部回路ブロック図(実施の形態)。

【図3】(a), (b)は、それぞれ本発明のアルゴリ

ズームに従ったフレーム順序の変換を示す図（実施の形態）。

【図4】ピクチャタイプと予測構造を示す図（実施の形態）。

【図5】フレーム順序変換回路の回路ブロック図（従来）。

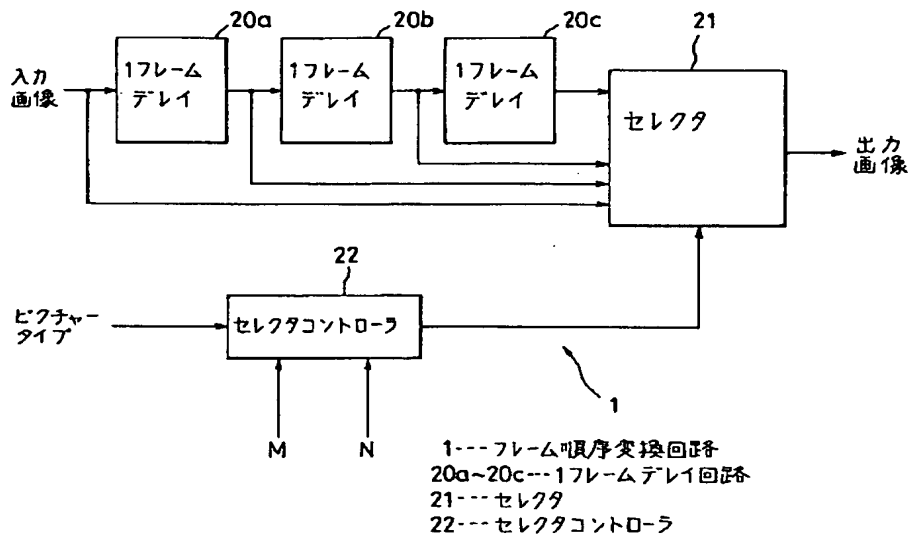
【図6】（a）、（b）は、それぞれ従来例のアルゴリ

ズムに従ったフレーム順序の変換を示す図（従来）。

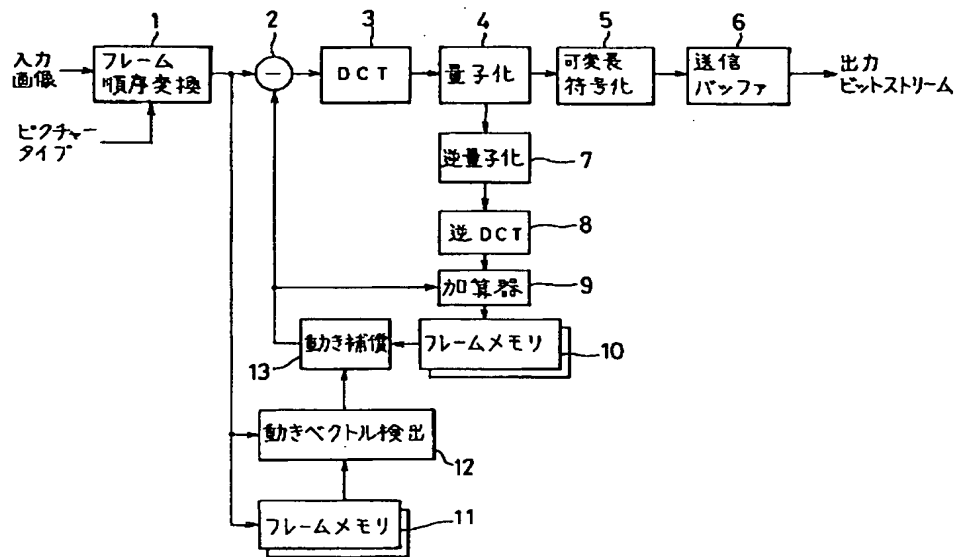
【符号の説明】

- 1…フレーム順序変換回路
20a～20c…1フレーム遅延回路
21…セクタ
22…セクタコントローラ

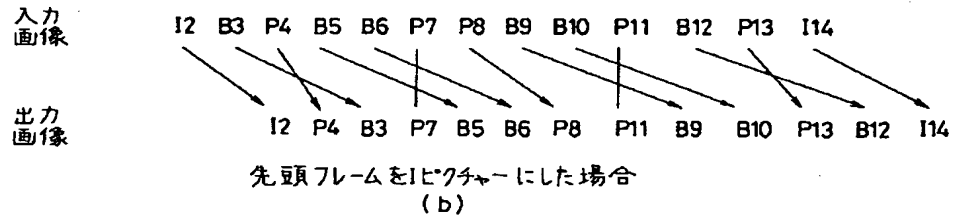
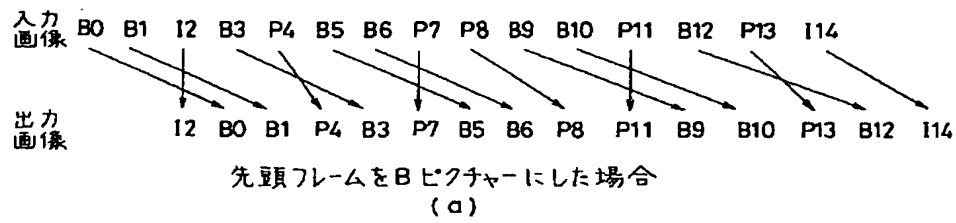
【図1】



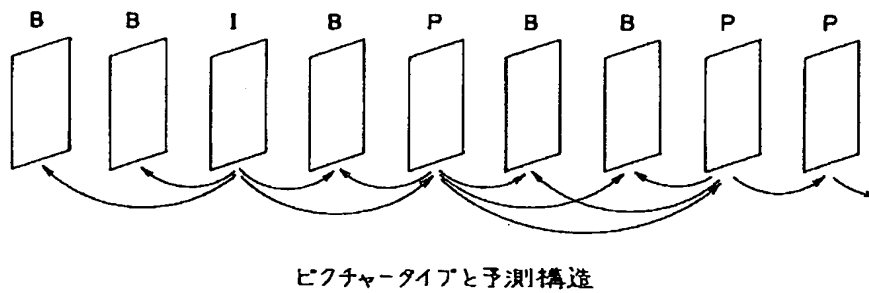
【図2】



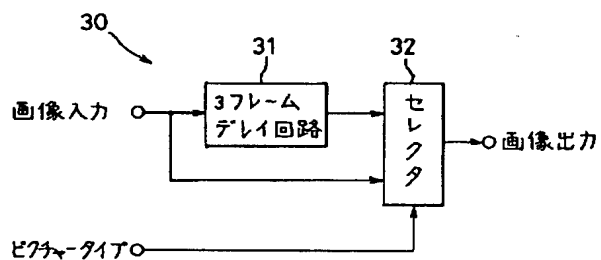
【図3】



【図4】



【図5】



【図6】

